

## REGISTRI DI MEMORIA (libro pag. 181-182)

I registri sono le memorie più piccole e più rapide esistenti. Nelle CPU esistono svariati registri con vari utilizzi:

- il **Program Counter (PC)** contiene l'indirizzo di memoria della prossima istruzione da svolgere;
- l'**Address Register (AR)** contiene gli indirizzi dei dati in input/output dalle memorie;
- l'**Instruction Register (IR)** contiene il codice dell'istruzione da svolgere;
- lo **Status Register (SR)** contiene lo stato della CPU;
- ecc ....

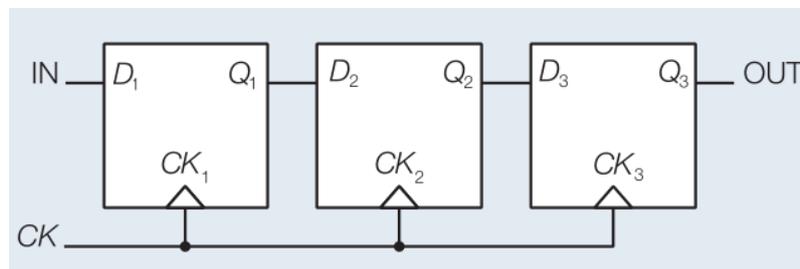
I registri sono sistemi sequenziali sincroni e sono realizzati attraverso i **flip-flop**. Ogni registro è predisposto per memorizzare  $n$  bit ed è quindi composto da  $n$  flip-flop.

Le operazioni possibili sono due: **scrittura (write o input) o lettura (read o output)** dei dati. Queste operazioni possono avvenire in due modi: "**seriale**" (se viene letto/scritto un bit alla volta) oppure "**parallelo**" (se vengono letti/scritti tutti i bit contemporaneamente). Si possono quindi distinguere **4 famiglie** di registri:

1. Serial Input - Serial Output (**SISO**): scrittura e lettura seriale.
2. Parallel Input - Parallel Output (**PIPO**): scrittura e lettura parallela.
3. Serial Input - Parallel Output (**SIPO**): scrittura seriale e lettura parallela.
4. Parallel Input - Serial Output (**PISO**): scrittura parallela e lettura seriale.

## REGISTRI SERIALI (*shift registers*)

Sono registri di tipo SISO, realizzati da  $n$  flip-flop tipo D collegati in cascata e sincronizzati mediante lo stesso segnale di clock.



Ad ogni fronte di salita del clock i bit presenti agli ingressi dei flip-flop passano sulle rispettive uscite, traslando di una posizione verso l'uscita del registro.

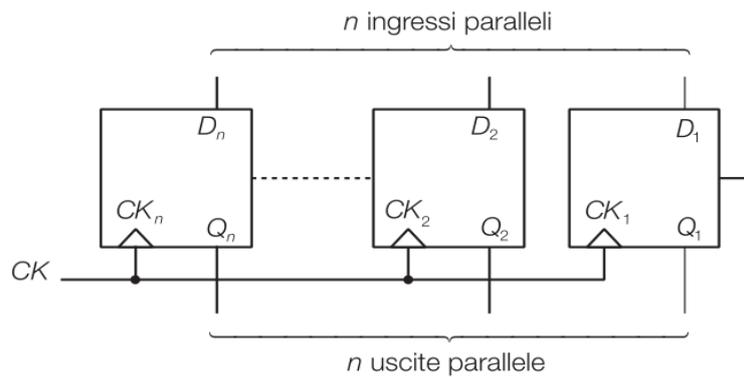
I dati impiegano  $n$  colpi di clock per entrare nel registro e  $n-1$  per uscire ( $n-1$  perché il primo dato risulta subito in uscita appena finito il caricamento). Tra l'ingresso e l'uscita del primo dato c'è quindi un ritardo di  $n$  periodi di clock.

Esistono tre circuiti integrati di questo tipo:

- 74LS164: contiene 8 flip-flop JK

## REGISTRI PARALLELI

Sono registri di tipo PIPO, realizzati da  $n$  flip-flop tipo D collegati in parallelo e sincronizzati mediante lo stesso segnale di clock.

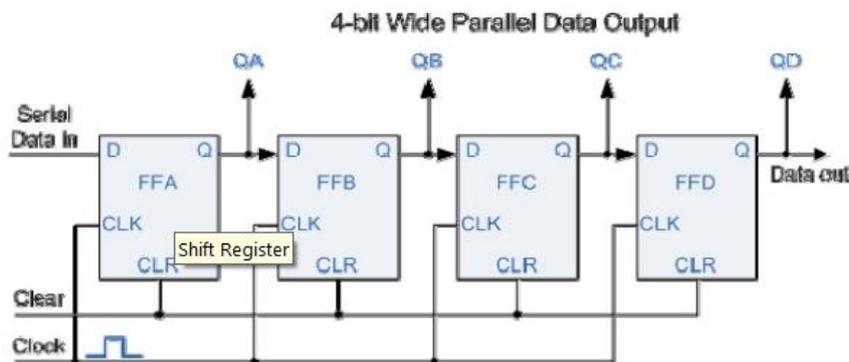


Esistono due integrati di questo tipo: **74LS374** (otto flip-flop) e **74LS273** (otto flip-flop con comando asincrono CLEAR (CLR) per azzerare contemporaneamente le uscite di tutti i flip-flop).

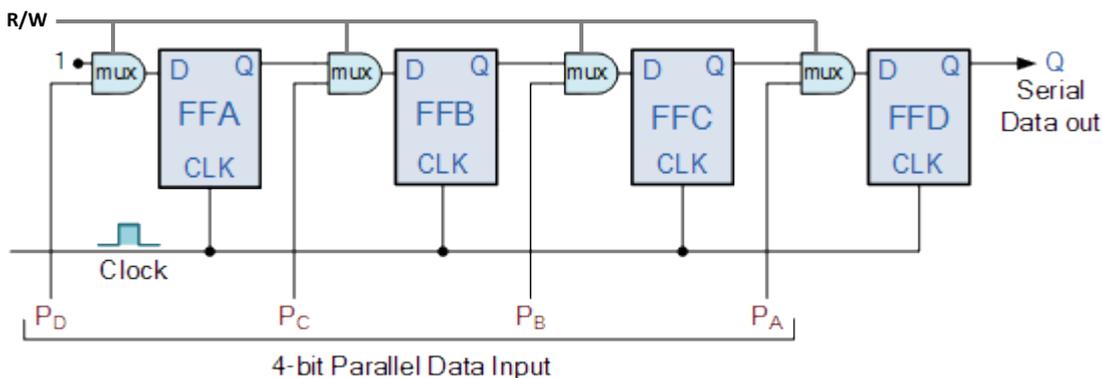
## REGISTRI MISTI

I registri SIPO e PISO sono per metà seriali e metà paralleli. Anche questi possono essere chiamati **shift registers** in quanto hanno almeno una parte seriale.

Nel **SIPO** i dati vengono caricati in modo seriale su ciascun flip-flop per poi essere letti tutti insieme in modo parallelo. Lo schema è il seguente:

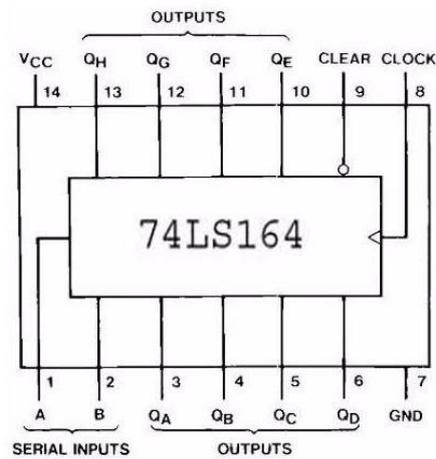


Nel **PISO** i dati vengono caricati in modo parallelo contemporaneamente su tutti i flip-flop per poi essere letti in modalità seriale. L'operazione di lettura o scrittura viene decisa dal bit R/W in ingresso al multiplexer (MUX). Lo schema è il seguente:



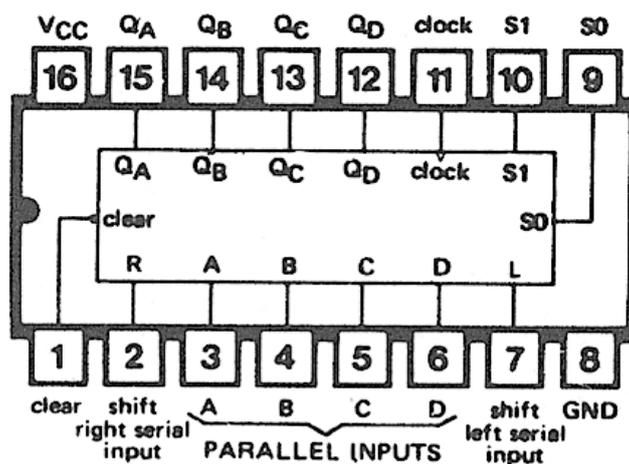
## SHIFT REGISTERS INTEGRATI

Il circuito integrato **74LS164** è un registro a 8 bit, contiene 8 flip-flop JK, ha un ingresso seriale dato dalla AND tra A e B ( $A \cdot B$ ) e un'uscita parallela data da  $Q_A$ - $Q_H$ . Ha anche un comando asincrono CLEAR per azzerare contemporaneamente le uscite di tutti i flip-flop. Se si vuole utilizzare solo A o B basta mettere l'altro a tensione alta. Avere A e B può essere utile per azzerare l'ingresso seriale mettendo a zero uno dei due ingressi A o B.

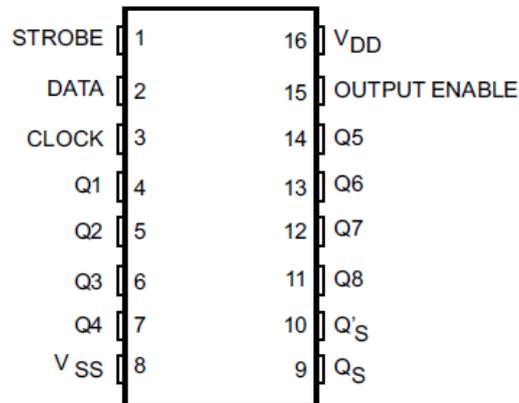


Il circuito integrato **74LS194** è un registro a 4 bit bidirezionale di tipo flessibile: l'ingresso può essere sia parallelo che seriale, mentre l'uscita è parallela. Gli ingressi seriali sono due per permettere il caricamento sia da sinistra (*LS - shift left serial input*) che da destra (*RS - shift right serial input*). Ha anche un comando asincrono CLEAR per azzerare contemporaneamente le uscite. Gli ingressi S1 e S0 servono per scegliere la funzione desiderata:

S1	S0	Funzione
0	0	Mantiene la memoria
0	1	Caricamento dati seriale da destra (shift right)
1	0	Caricamento dati seriale da sinistra (shift left)
1	1	Caricamento dati parallelo



Il circuito integrato **4094** è un registro a 8 bit bidirezionale di tipo flessibile: l'uscita può essere sia parallela che seriale, mentre l'ingresso è seriale. L'ingresso seriale è D. Le uscite seriali sono sia QS1 che QS2: la prima viene aggiornata sul fronte di salita del clock, mentre la seconda sul fronte di discesa. Le uscite parallele sono Q1-Q8. L'ingresso OE (*Output Enable*) serve ad abilitare le uscite parallele, se è HIGH sono abilitate, se è LOW sono disabilitate (in questo caso le uscite parallele non hanno nè HIGH nè LOW ma "OC - open circuit" ossia "circuito aperto", cioè è come se fossero scollegate da ogni cosa). L'ingresso STR (*Strobe*) serve a bloccare l'uscita parallela, se è LOW l'uscita si blocca, se è HIGH l'uscita cambia normalmente in base ai valori nel registro.



**Table 2. Pin description**

Pin no	Symbol	Name and function
2	DATA	Data input
1	STROBE	Strobe input
3	CLOCK	Clock input
9, 10	Q <sub>S</sub> , Q' <sub>S</sub>	Serial outputs
4, 5, 6, 7, 14, 13, 12, 11	Q1 to Q8	Parallel outputs
15	OUTPUT ENABLE	Output enable input
8	V <sub>SS</sub>	Negative supply voltage
16	V <sub>DD</sub>	Positive supply voltage

Clock	Output enable	Strobe	Data	Parallel outputs		Serial outputs	
				Q <sub>1</sub>	Q <sub>n</sub>	Q <sub>S</sub> <sup>(1)</sup>	Q' <sub>S</sub>
	L	X <sup>(2)</sup>	X <sup>(2)</sup>	OC <sup>(3)</sup>	OC <sup>(3)</sup>	Q7	No change
	L	X <sup>(2)</sup>	X <sup>(2)</sup>	OC <sup>(3)</sup>	OC <sup>(3)</sup>	No change	Q7
	H	L	X <sup>(2)</sup>	No change	No change	Q7	No change
	H	H	L	L	Q <sub>n-1</sub>	Q7	No change
	H	H	H	H	Q <sub>n-1</sub>	Q7	No change
	H	H	H	No change	No change	No change	Q7

1. At the positive clock edge, information on the 7th shift register stage is transferred to the 8th register stage and the Q<sub>S</sub> output.
2. Don't care
3. Open circuit