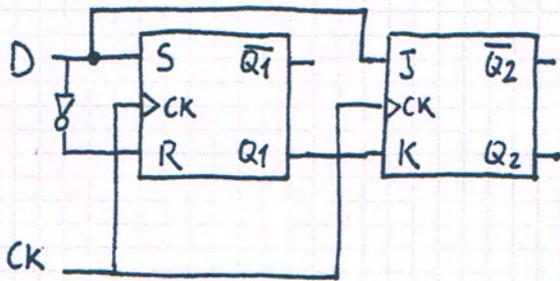


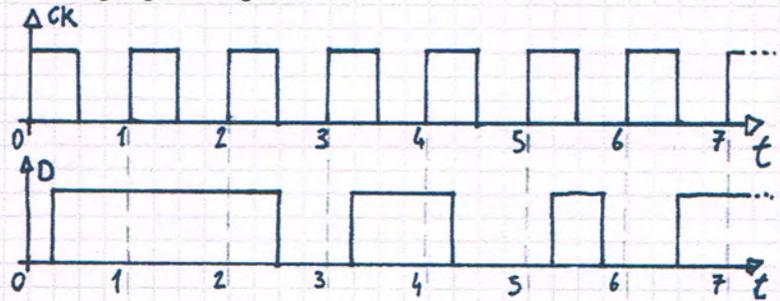
# TELECOMUNICAZIONI

## Esercizi di preparazione al compito su latch e flip-flop

**Esercizio 1:** Dato il seguente circuito sequenziale, determinare l'uscita Q2 in forma grafica e tabellare.



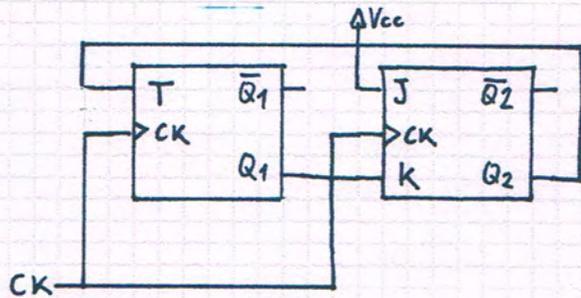
Grafici degli ingressi e degli stati



Sequenza degli ingressi e degli stati

| t | D | Q1=K | Q2 |
|---|---|------|----|
| 0 |   | 0    | 0  |
| 1 |   |      |    |
| 2 |   |      |    |
| 3 |   |      |    |
| 4 |   |      |    |
| 5 |   |      |    |
| 6 |   |      |    |
| 7 |   |      |    |
| 8 |   |      |    |

**Esercizio 2:** Dato il seguente circuito sequenziale, determinare l'uscita Q2 in forma grafica e tabellare.



Grafici degli ingressi e degli stati

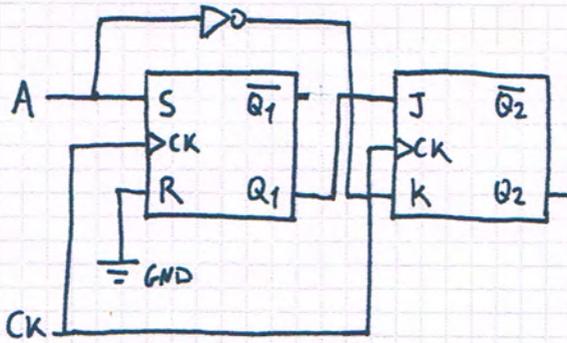
Sequenza degli ingressi e degli stati

| t | Q2=... | Q1=... | J |
|---|--------|--------|---|
| 0 | 0      | 0      |   |
| 1 |        |        |   |
| 2 |        |        |   |
| 3 |        |        |   |
| 4 |        |        |   |
| 5 |        |        |   |
| 6 |        |        |   |
| 7 |        |        |   |
| 8 |        |        |   |

# TELECOMUNICAZIONI

## Esercizi di preparazione al compito su latch e flip-flop

**Esercizio 3:** Dato il seguente circuito sequenziale, determinare l'uscita Q2 in forma grafica e tabellare.

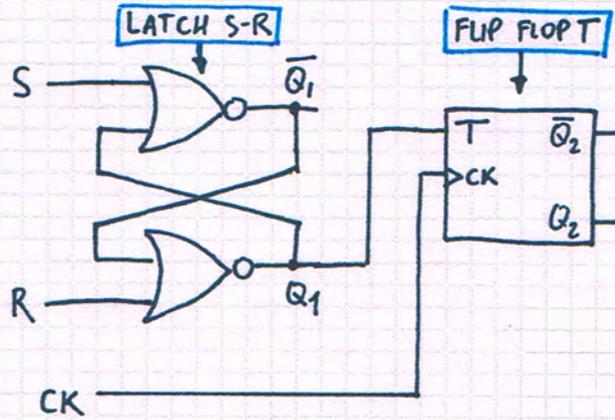


Grafici degli ingressi e degli stati

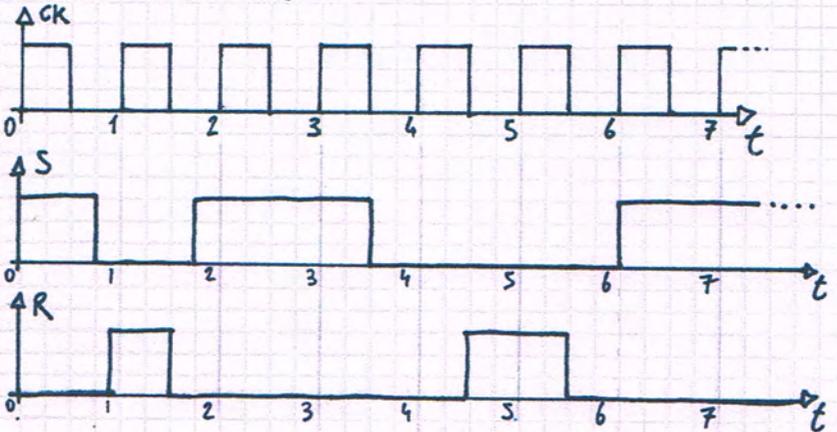
Sequenza degli ingressi e degli stati

| t | Q1=... | Q2 | A | ... | ... | ... |
|---|--------|----|---|-----|-----|-----|
| 0 | 0      | 1  | 0 |     |     |     |
| 1 |        |    | 1 |     |     |     |
| 2 |        |    | 0 |     |     |     |
| 3 |        |    | 1 |     |     |     |
| 4 |        |    | 0 |     |     |     |
| 5 |        |    | 0 |     |     |     |
| 6 |        |    | 1 |     |     |     |
| 7 |        |    | 1 |     |     |     |
| 8 |        |    |   |     |     |     |

**Esercizio 4:** Dato il seguente circuito sequenziale contenente un latch, determinare l'uscita Q2 in forma grafica.



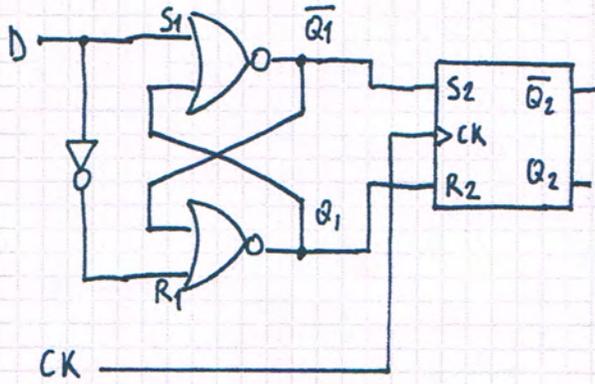
Grafici degli ingressi e degli stati



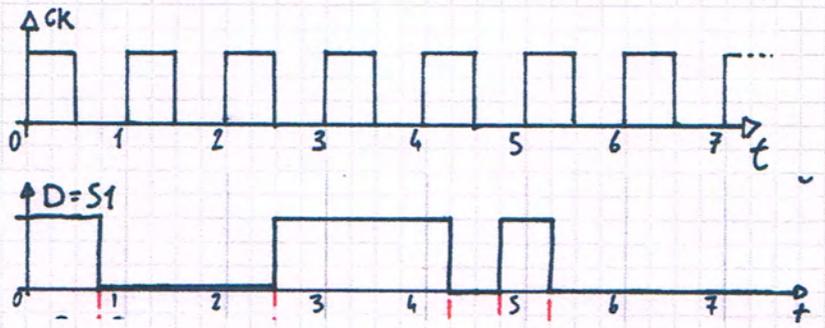
# TELECOMUNICAZIONI

## Esercizi di preparazione al compito su latch e flip-flop

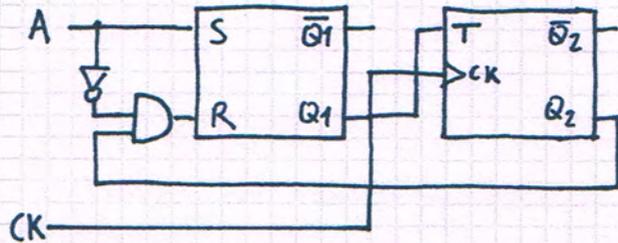
Esercizio 5: Dato il seguente circuito sequenziale contenente un latch, determinare l'uscita Q2 in forma grafica.



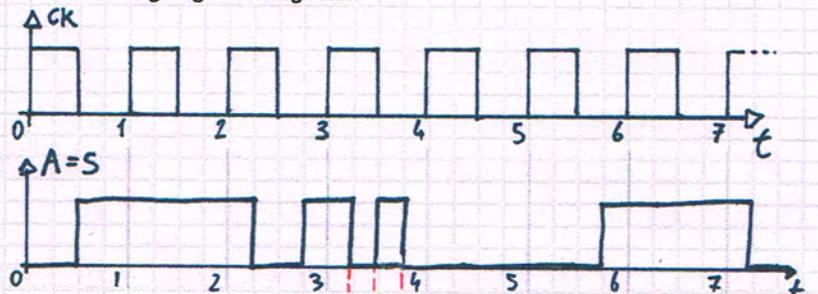
Grafici degli ingressi e degli stati



Esercizio 6: Dato il seguente circuito sequenziale contenente un latch, determinare l'uscita Q2 in forma grafica.



Grafici degli ingressi e degli stati

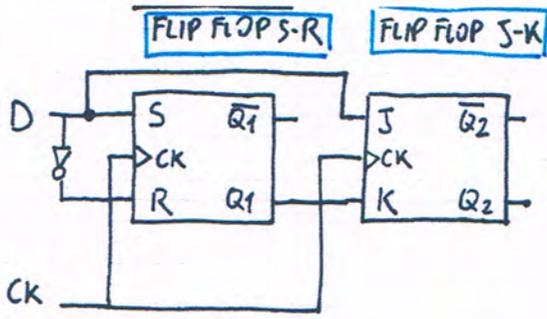


# SOLUZIONE DI ALCUNI DEGLI ESERCIZI

**Esercizio 1:** Dato il seguente circuito sequenziale, determinare l'uscita Q2 in forma grafica e tabellare.

**Commenti sulla soluzione:**

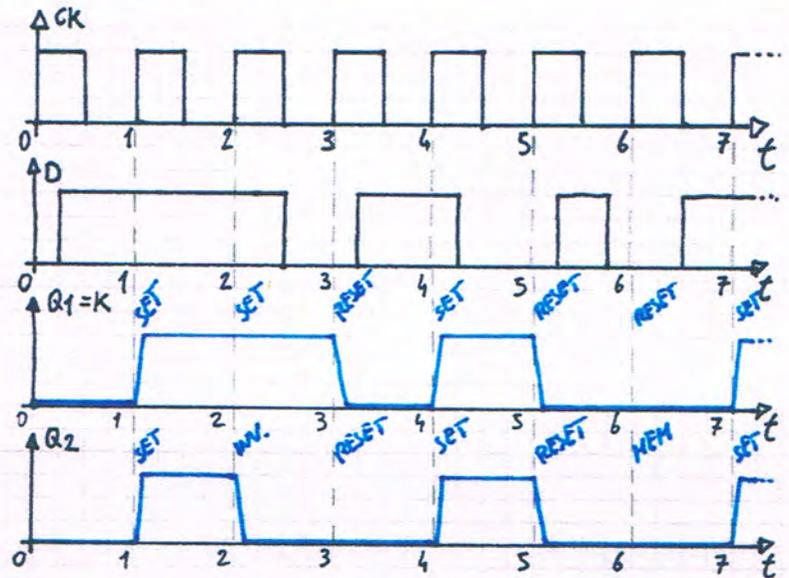
Il flip-flop di sinistra è di tipo S-R, ma con la porta NOT tra S e R diventa un flip-flop di tipo D e quindi ha un solo ingresso. Il segnale D va in ingresso pure a J. Occorre prima conoscere Q1 (=K) e poi si può trovare Q2.



Sequenza degli ingressi e degli stati

| t | D | Q1=K | Q2 |
|---|---|------|----|
| 0 | 0 | 0    | 0  |
| 1 | 1 | 0    | 0  |
| 2 | 1 | 1    | 1  |
| 3 | 0 | 1    | 0  |
| 4 | 1 | 0    | 0  |
| 5 | 0 | 1    | 1  |
| 6 | 0 | 0    | 0  |
| 7 | 1 | 0    | 0  |
| 8 |   | 1    | 1  |

Grafici degli ingressi e degli stati

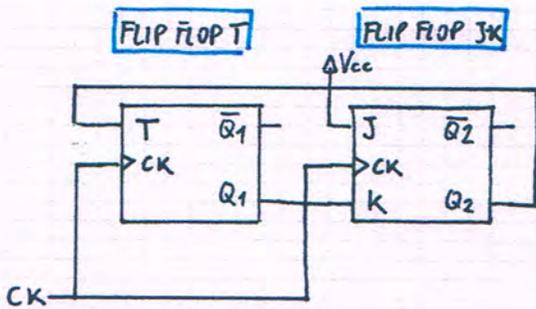


MEM = MANTIENE LA MEMORIA  
INV = INVERTE LA MEMORIA

**Esercizio 2:** Dato il seguente circuito sequenziale, determinare l'uscita Q2 in forma grafica e tabellare.

**Commenti sulla soluzione:**

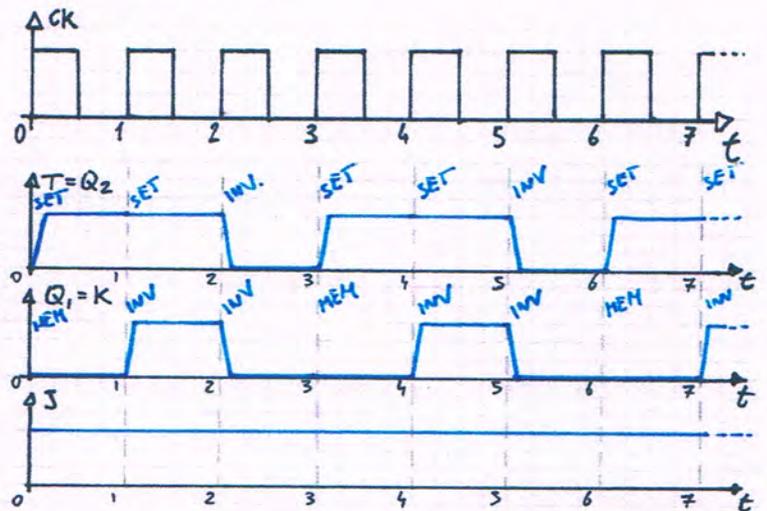
Il flip-flop di sinistra è di tipo T e il suo ingresso è collegato all'uscita Q2 dell'altro flip-flop. J è a Vcc quindi sempre al valore logico 1. K è collegato a Q1. Bisogna ragionare in modo circolare, partendo da Q2 (=T), per poi trovare Q1 (=K), e in seguito trovare il nuovo Q2 per poi riniziare.



Sequenza degli ingressi e degli stati

| t | Q2=T | Q1=K | J |
|---|------|------|---|
| 0 | 0    | 0    | 1 |
| 1 | 1    | 0    | 1 |
| 2 | 1    | 1    | 1 |
| 3 | 0    | 1    | 1 |
| 4 | 1    | 0    | 1 |
| 5 | 1    | 1    | 1 |
| 6 | 0    | 0    | 1 |
| 7 | 1    | 0    | 1 |
| 8 | 1    | 1    |   |

Grafici degli ingressi e degli stati



# TELECOMUNICAZIONI

## SOLUZIONI degli esercizi di preparazione al compito su latch e flip-flop

**Esercizio 5:** Dato il seguente circuito sequenziale contenente un latch, determinare l'uscita Q2 in forma grafica.

### Commenti sulla soluzione:

In questo esercizio c'è un latch S-R con una porta NOT tra S1 e R1, quindi si tratta effettivamente di un latch D. Fondamentale ricordare che il latch è un componente ASINCRONO quindi le sue transizioni avvengono istantaneamente (non occorre attendere il colpo di clock). Il flip-flop S-R invece è SINCRONO quindi le sue transizioni avvengono solo ai fronti di salita del clock.

Grafici degli ingressi e degli stati

